
	UFABC - Universidade Federal do ABC CMCC - Centro de Matemática Computação e Cognição Campus Santo André - Avenida dos Estados, 5001. Bairro Santa Terezinha. Santo André - SP - Brasil. CEP 09210-580. Tel: +55 11 4996-7950	
---	--	---

Disciplina: Sistemas Digitais	Código da Turma: DA1MCTA024-13SA
Professor responsável: Rodrigo Moreira Bacurau	Período da Oferta: 2019.2
Salas: Aulas Teóricas: 307-2, Aulas Práticas: 402-2	Créditos (T-P-I): 2-2-4
Dias e horário: Teóricas: Terça-Feira das 19:00 às 21:00 h Práticas: Sexta-Feira das 21:00 às 23:00 h	Carga horária total: 48 ha Carga horária semanal teórica: 2 ha Carga horária semanal prática: 2 ha
Dia, horário e local de atendimento extraclasse: Sexta-Feira, 19:00 as 21:00 h, Sala 502-2	
Recomendações: Circuitos Digitais.	

Objetivos: Apresentar as técnicas e ferramentas para desenvolvimento de sistemas digitais baseados em FPGAs.
Conteúdo Programático: Sistemas digitais. Introdução à Linguagem VHDL. Descrição, Modelagem e Simulação de Circuitos Digitais. Projeto Estruturado e Implementação de Circuitos Digitais. Exemplos comerciais e estudo de casos para os tópicos abordados.
Metodologia: Aulas expositivas com realização de exercícios em sala de aula após a apresentação de cada novo conteúdo. Exercícios e atividades extraclasse. Aplicação de exercícios práticos utilizando simuladores e kit de desenvolvimento com FPGA. Desenvolvimento de projetos utilizando VHDL e diagramas esquemáticos.
Recursos Materiais Utilizados: Aulas teóricas: quadro branco, marcador, computador e projetor. Aulas práticas: Computador com o software Quartus II (13.0) e kit de desenvolvimento Altera Cyclone II.

Aula	Conteúdo	Data
1 - Teórica	Apresentação da disciplina. Revisão de circuitos digitais combinacionais e sequenciais.	04/06
2 - Prática	Introdução ao software Quartus II e ao kit de desenvolvimento com FPGA da altera Cyclone II através de exemplo de projeto esquemático.	07/06
3 - Teórica	Introdução aos dispositivos lógicos programáveis (CPLD e FPGA).	11/06
4 - Prática	Introdução à linguagem VHDL, simulação e gravação de FPGA.	14/06
5 - Teórica	Introdução à linguagem VHDL: estrutura básica de uma descrição VHDL.	18/06
FERIADO	Dia seguinte a Corpus Christi	21/06
6 - Teórica	Introdução à linguagem VHDL: nível de abstração da representação e tipos de dados.	25/06
7 - Prática	Projeto de circuitos combinacionais em VHDL: Somador de 4 bits com exibição do resultado em display de 7 segmentos.	28/06
8 - Teórica	Comandos concorrentes: WHEN-ELSE e WITH SELECT.	02/07
9 - Prática	Comandos concorrentes: implementação de circuito somador paralelo, conversor binário-BCD e codificador de prioridade.	05/07
FERIADO	Revolução Constitucionalista	09/07
10 - Teórica	Circuitos sequenciais: processos, comando IF-ELSE e comando CASE-WHEN.	12/07
11 - Teórica	Atributos, comando WAIT e descrição de circuitos síncronos: registradores sensível à nível, registradores sensíveis à borda, registradores de deslocamento e contadores.	16/07
12 - Prática	Circuitos sequenciais: divisor de clock, contador e somador/subtrator com acumulador.	19/07
13 - Teórica	Análise de circuitos sequenciais, tabela de estados e máquina de estados: modelo de Moore e modelo de Mealy.	23/07
14 - Prática	Templates para implementação de máquinas de estado em VHDL: modelo de Moore e modelo de Mealy.	26/07
15 - Prova	Prova - Todo o conteúdo ministrado até o momento	30/07
16 - Prática	Projeto em VHDL de um módulo PWM (Pulse Width Modulation) e conversor binário (13 bits) para BCD (16 bits).	02/08
17 - Teórica	Esquemas de Iteração.	06/08
18 - Prática	Uso de bibliotecas para comunicação com teclado PS2 e display VGA.	09/08
19 - Teórica	Subprogramas: Funções e Procedimentos.	13/08

20 - Prática	Testes Finais do Projeto.	16/08
FERIADO	Aniversário de São Bernardo do Campo	20/08
21 - Teórica	Pacotes, Bibliotecas e Algoritmos de multiplicação de números binários.	23/08
22 - Projeto	Arguição do Projeto	28/08
23 - Prova	Prova Substitutiva (S)	30/08
24 - Prova	Prova de Recuperação (R)	03/09

Avaliações:

Avaliação	Data	Tipo de Avaliação	Conteúdo
P	30/07/2018	Prova escrita individual	Todo o conteúdo anterior à data da prova
E	----	Exercícios em Sala	Conteúdo apresentado em aula
T	28/08/2018	Projeto em dupla	Todo o conteúdo
S	30/08/2018	Prova escrita individual	Todo o conteúdo
R	03/09/2018	Prova escrita individual	Todo o conteúdo

Cálculo do conceito final:

- Cada avaliação receberá uma nota de 0 a 10
- Nota Final: $NF = 0,4 \cdot P + 0,3 \cdot E + 0,3 \cdot T$
- Nota Final Pós-Recuperação: $NFR = (NF + R) / 2$
- Conversão de notas em conceitos:
 - A: 8,5 – 10
 - B: 7 – 8,49
 - C: 6 – 6,99
 - D: 5 – 5,99
 - F: 0 – 4,99

Observações:

- A prova substitutiva (S) só poderá ser feita pelos alunos que não puderam fazer a prova (P) pelos motivos descritos na Resolução CONSEPE 181.
- Só poderão fazer a prova de recuperação alunos que ficaram com média D ou F.

Bibliografia Básica:

- D'AMORE, R. VHDL: Descrição e Síntese de Circuitos Digitais. LTC, 2ª edição, 2012.
- TOCCI, R. J.; WIDMER, N. S. e MOSS, G. L. – Sistemas Digitais: princípios e aplicações. Pearson Prentice Hall, 11ª edição, 2011.
- FLOYD, T. L. – Sistemas Digitais: fundamentos e aplicações. Porto Alegre: Artmed Bookman, 9ª edição, 2007.
- MANO, M. M. e KIME, C. R – Logic and Computer Design Fundamentals. Pearson Prentice Hall, 4ª edição, 2007.
- VAHID, F. – Sistemas Digitais: projeto, otimização e HDLs. Porto Alegre: Artmed Bookman, 2008.
- CHU, P. P. – FPGA Prototyping by VHDL Examples. Hoboken, NJ: John Wiley & Sons, 2008.

Bibliografia Complementar:

- KATZ, R. H. – Contemporary Logic Design. Addison Wesley Publishing Company, 1993.
- WAKERLY, J. F. – Digital Design: principles and practices package. Prentice Hall, 4ª ed., 2005.
- ERCEGOVAC, M.; LANG, T. e MORENO, J. Introdução aos Sistemas Digitais. Bookman, 2000.
- ASHENDEN, P. J. – The Designer's Guide to VHDL. Morgan Kaufmann Publisher, 2ª ed., 2002.