

UFABC – Sistemas Digitais – MCTA024 – 2019-2

TPI: 2-2-4 Carga Horária: 48

Prof. José Artur Quilici-Gonzalez – Bloco A, sala 547-2

Ementa

Sistemas Digitais. Introdução à Linguagem VHDL. Descrição, Modelagem e Simulação de Circuitos Digitais. Projeto Estruturado e Implementação de Circuitos Digitais. Exemplos Comerciais e Estudo de Casos para os tópicos abordados.

Objetivos

Apresentar ferramentas e metodologias de projeto associadas a Sistemas Digitais não triviais.

Cronograma

Aula	Conteúdo
1ª – 04.06.19	Apresentação da Disciplina e Revisão de Circuitos Combinacionais
2ª – 07.06.19	Revisão de Circuitos Sequenciais
3ª – 11.06.19	Análise e Projeto de Circuitos Combinacionais e Sequenciais
4ª – 14.06.19	DAC – Conversão Digital-Analógico (Escada Binária, Rede R-2R etc.)
5ª – 18.06.19	ADC – Conversão Analógico-Digital (Rampa Digital, Aprox. Sucessivas, <i>Flash</i>)
6ª – 21.06.19	Feriado (Corpus Christi) (reposição dia 28.08.19, quarta-feira)
7ª – 25.06.19	Lab 1 – Introdução à Linguagem VHDL, ao GHDL e ao GTKWave
8ª – 28.06.19	FPGA – <i>Field Programmable Gate Array</i>
9ª – 02.07.19	Introdução à Unidade Lógica Aritmética (ULA)
10ª – 05.07.19	Prova P1
11ª – 09.07.19	Feriado (Revolução Constitucionalista) (reposição dia 30.08.19, sexta-feira)
12ª – 12.07.19	Transferências entre Registradores baseadas em MUX e BUS
13ª – 16.07.19	Lab 2 – Simulação VHDL no Quartus-II e ModelSim
14ª – 19.07.19	DataPath e Tópicos de VHDL
15ª – 23.07.19	Lab 3 – Quartus-II e Placa DE1 da Altera
16ª – 26.07.19	DataPath e Palavra de Controle

17ª	–30.07.19	Lab 4 – Projeto Prático
18ª	– 02.08.19	ASM – Máquina de Estado Algorítmica
19ª	– 06.08.19	Lab 5 – Projeto Prático
20ª	– 09.08.19	Controle por Hardware
21ª	– 13.08.19	Lab 6 – Questão Prática da P2
22ª	– 16.08.19	Controle Microprogramado – Entrega do Trabalho Final
23ª	– 20.08.19	Feriado Municipal em SBC e recesso em SA (reposição 03.09.19, terça-feira)
24ª	– 23.08.19	Prova P2
25ª	– 28.08.19	Prova Substitutiva (Quarta-feira!)
26ª	– 30.08.19	Aula de Reposição e Correção de Provas (Sexta-feira!)
27ª	– 03.09.19	Exame de Recuperação (Terça-feira)

Bibliografia

Básica

1. MANO, M. M. e KIME, C. R – *Logic and Computer Design Fundamentals*. Pearson Prentice Hall, 4ª edição, 2007.
2. TOCCI, R. J. ; WIDMER, N. S. e MOSS, G. L. – *Sistemas Digitais: princípios e aplicações*. Pearson Prentice Hall, 11ª edição, 2011.
3. VAHID, F. – *Sistemas Digitais: projeto, otimização e HDLs*. Porto Alegre: Artmed Bookman, 2008.
4. FLOYD, T. L. – *Sistemas Digitais: fundamentos e aplicações*. Porto Alegre: Artmed Bookman, 9ª edição, 2007.
5. CHU, P. P. – *FPGA Prototyping by VHDL Examples*. Hoboken, NJ: John Wiley & Sons, 2008.

Complementar

1. KATZ, R. H. – *Contemporary Logic Design*. Addison Wesley Publishing Company, 1993.
2. WAKERLY, J. F. – *Digital Design: principles and practices package*. Prentice Hall, 4ª ed., 2005.
3. ERCEGOVAC, M.; LANG, T. e MORENO, J. *Introdução aos Sistemas Digitais*. Bookman, 2000.

4. ASHENDEN, P. J. – *The Designer's Guide to VHDL*. Morgan Kaufmann Publisher, 2ª ed., 2002.

Critério de Avaliação

Prova P1 (35%) + Prova P2 (45%) + Trabalho Final (20%).

Conceito “F” no Trabalho Final, ou na média das Provas, implica conceito “F” na disciplina.

A Prova Substitutiva é fechada, i.e., somente tem direito a ela quem perdeu uma das Provas.

O Exame de Recuperação será realizado no dia 03.09.19, terça-feira. O Conceito Final será composto pela Prova de Recuperação (50%) e pela Nota Final do quadrimestre (50%).