

UFABC – Sistemas Digitais – MCTA024 – 2024-2

TPI: 2-2-4 Carga Horária: 48

Prof. José Artur Quilici-Gonzalez – Bloco A, sala 547-2

Ementa

Sistemas Digitais. Introdução à Linguagem VHDL. Descrição, Modelagem e Simulação de Circuitos Digitais. Projeto Estruturado e Implementação de Circuitos Digitais. Exemplos Comerciais e Estudo de Casos para os tópicos abordados.

Objetivos

Apresentar ferramentas e metodologias de projeto associadas a Sistemas Digitais não triviais.

Cronograma

Aula	Conteúdo
1ª – 25.06.24	Apresentação da Disciplina e Revisão de Circuitos Combinacionais
2ª – 27.06.24	Revisão de Circuitos Sequenciais e Introdução à Linguagem VHDL
3ª – 02.07.24	Análise e Projeto de Circuitos Combinacionais e Sequenciais
4ª – 04.07.24	DAC – Conversão Digital-Analógico (Escada Binária, Rede R-2R etc.)
5ª – 09.07.24	Feriado (Revolução Constitucionalista) (reposição 17.09.24 – terça-feira)
6ª – 11.07.24	ADC – Conversão Analógico-Digital (Rampa Digital, Aprox. Sucessivas, <i>Flash</i>)
7ª – 16.07.24	Lab 1 – Simulação VHDL no GHDL e no GTKWave
8ª – 18.07.24	Introdução à Unidade Lógica Aritmética (ULA)
9ª – 23.07.24	Aula de Exercícios e Revisão para a Prova P1
10ª – 25.07.24	Prova P1
11ª – 30.07.24	FPGA – <i>Field Programmable Gate Array</i>
12ª – 01.08.24	Transferências entre Registradores baseadas em MUX e BUS
13ª – 06.08.24	Lab 2 – Simulação VHDL no Quartus Prime e ModelSim
14ª – 08.08.24	DataPath e Tópicos de VHDL
15ª – 13.08.24	Lab 3 – Quartus Prime e Placa DE10-Lite da Altera/Intel
16ª – 15.08.24	DataPath e Palavra de Controle

17ª – 20.08.24	Feriado (Feriado Municipal em SBC) (reposição 19.09.24 – quinta-feira)
18ª – 22.08.24	ASM – Máquina de Estado Algorítmica
19ª – 27.08.24	Lab 4 – Projeto Prático
20ª – 29.08.24	Controle por Hardware – Entrega do Trabalho Final
21ª – 03.09.24	Controle Microprogramado
22ª – 05.09.24	Prova P2
23ª – 10.09.24	Lab 5 – Questão Prática da P2
24ª – 12.09.24	Prova Substitutiva
25ª – 17.09.24	Exame de Recuperação (Reposição do Feriado de 09.07.24)
26ª – 19.09.24	Correção de Provas (Reposição do Feriado de 20.08.24)

Bibliografia

Básica

1. MANO, M. M. e KIME, C. R – *Logic and Computer Design Fundamentals*. Pearson Prentice Hall, 4ª edição, 2007.
2. TOCCI, R. J.; WIDMER, N. S. e MOSS, G. L. – *Sistemas Digitais: princípios e aplicações*. Pearson Prentice Hall, 11ª edição, 2011.
3. VAHID, F. – *Sistemas Digitais: projeto, otimização e HDLs*. Porto Alegre: Artmed Bookman, 2008.
4. FLOYD, T. L. – *Sistemas Digitais: fundamentos e aplicações*. Porto Alegre: Artmed Bookman, 9ª edição, 2007.
5. CHU, P. P. – *FPGA Prototyping by VHDL Examples*. Hoboken, NJ: John Wiley & Sons, 2008.

Complementar

1. KATZ, R. H. – *Contemporary Logic Design*. Addison Wesley Publishing Company, 1993.
2. WAKERLY, J. F. – *Digital Design: principles and practices package*. Prentice Hall, 4ª ed., 2005.
3. ERCEGOVAC, M.; LANG, T. e MORENO, J. *Introdução aos Sistemas Digitais*. Bookman, 2000.

4. ASHENDEN, P. J. – *The Designer's Guide to VHDL*. Morgan Kaufmann Publisher, 2ª ed., 2002.

Plantão de Dúvidas: Quintas-feiras, das 10H às 12H

Critério de Avaliação

Prova P1 (30%) + Prova P2 (40%) + Trabalho Final (30%).

Conceitos: $0 \leq F < 4,5$; $4,5 \leq D < 6,0$; $6,0 \leq C < 7,5$; $7,5 \leq B < 9,0$; $9,0 \leq A$;

Conceito “F” no Trabalho Final, ou na média das Provas, implica conceito “F” na disciplina.

A Prova Substitutiva é fechada, i.e., somente tem direito a ela quem perdeu uma das Provas.

O Exame de Recuperação será realizado no dia 17.09.24, terça-feira! O Conceito Final será composto pela Prova de Recuperação (50%) e pela Nota Final do quadrimestre (50%).